

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2001-284382  
(43) Date of publication of application : 12.10.2001

---

(51) Int. Cl. H01L 21/60  
B23K 1/00  
B23K 3/00  
H01L 21/56  
H01L 23/12  
H05K 3/34  
// B23K101:42

---

(21) Application number : 2000-092937 (71) Applicant : NEC CORP  
(22) Date of filing : 28.03.2000 (72) Inventor : NISHIYAMA TOMOHIRO

---

**(54) SOLDER BUMP FORMING METHOD, FLIP-CHIP MOUNTING METHOD AND MOUNTING STRUCTURE**

**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a solder bump forming method, a flip-chip mounting method and a mounting structure in which the step for cleaning flux can be eliminated in order to reduce assembling cost.

**SOLUTION:** Solder is mounted on an electrode via an active resin and then thermally fused and connected with a pad of an LSI chip, thus forming a solder bump.

---

**LEGAL STATUS**

[Date of request for examination] 15.02.2001

[Date of sending the examiner's decision of rejection] 17.06.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-284382

(P2001-284382A)

(43)公開日 平成13年10月12日 (2001.10.12)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード(参考)
H 01 L 21/60		H 01 L 21/60	3 1 1 S 5 E 3 1 9
	3 1 1	B 23 K 1/00	3 3 0 E 5 F 0 4 4
B 23 K 1/00	3 3 0		3/00 A 5 F 0 6 1
	3/00	H 01 L 21/56	E
H 01 L 21/56		H 05 K 3/34	5 0 3 Z

審査請求 有 請求項の数14 O L (全 8 頁) 最終頁に統く

(21)出願番号 特願2000-92937(P2000-92937)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22)出願日 平成12年3月28日 (2000.3.28)

(72)発明者 西山 知宏

東京都港区芝五丁目7番1号 日本電気株  
式会社内

(74)代理人 100084250

弁理士 丸山 隆夫

Fターム(参考) 5E319 AA03 AB05 BB04 CC33 CD21

CD26

5F044 LL11 QQ02 QQ04 RR18 RR19

5F061 AA02 BA03 CA05 CA10 CB03

CB05 CB12

(54)【発明の名称】 はんだバンプ形成方法、フリップチップ実装方法及び実装構造体

(57)【要約】

【課題】 フラックスの洗浄工程を省略でき、組立コストを低減できるよう、はんだバンプ形成方法、フリップチップ実装方法および実装構造体の提供。

【解決手段】 活性樹脂を介して電極上にはんだを搭載し、加熱・溶融することによりLSIチップのパッドに接続してはんだバンプを形成することを特徴とする。

1

## 【特許請求の範囲】

【請求項1】 活性樹脂を介して電極上にはんだを搭載し、加熱・溶融することによりLSIチップのパッドに接続してはんだバンプを形成することを特徴とするはんだバンプ形成方法。

【請求項2】 前記加熱・溶融時に、少なくとも前記活性樹脂の予め成形されたはんだと電極との界面を実質的に当該活性樹脂を排除するようにして接続することを特徴とする請求項1に記載のはんだバンプ形成方法。

【請求項3】 前記活性樹脂は、前記加熱・溶融により熱硬化可能な樹脂であることを特徴とする請求項1または2に記載のはんだバンプ形成方法。

【請求項4】 前記活性樹脂は、フラックス作用を有する剤と熱硬化性樹脂とを有することを特徴とする請求項1～3のいずれか1項に記載のはんだバンプ形成方法。

【請求項5】 活性樹脂をLSIチップのバンプ先端および／または少なくとも基板のバンプを形成するパッドに塗布し、位置合わせて前記LSIチップを搭載し、はんだバンプを加熱・溶解してバンプと基板間を接続した後にアンダーフィル樹脂を充填することを特徴とするフリップチップ実装方法。

【請求項6】 活性樹脂を予め成形されたはんだおよび／または少なくともLSIチップのバンプ形成パッドに塗布し、予め成形されたはんだを搭載し、リフローしてバンプを形成した後、第2の活性樹脂をLSIチップバンプ先端および／または基板のバンプを形成するパッドに少なくとも塗布し、位置合わせてLSIチップを搭載し、はんだバンプを加熱・溶解してバンプと基板とを接続した隙間にアンダーフィル樹脂を充填することを特徴とするフリップチップ実装方法。

【請求項7】 前記活性樹脂は、フラックス作用を有する熱硬化性樹脂であることを特徴とする請求項5または6に記載のフリップチップ実装方法。

【請求項8】 前記はんだは、はんだボールであることと特徴とする請求項5～7のいずれか1項に記載のフリップチップ実装方法。

【請求項9】 はんだバンプによりフリップチップ実装されたLSIチップの少なくともはんだバンプ接続部およびその近傍に活性樹脂を用いたことを特徴とする実装構造体。

【請求項10】 はんだバンプを有するLSIチップの表面に硬化した活性樹脂による保護膜が形成されたことを特徴とする実装構造体。

【請求項11】 前記実装構造体はチップサイズパッケージであることと特徴とする請求項10に記載の実装構造体。

【請求項12】 はんだボールが接続されているLSIパッケージの外部端子用パッドのはんだボール接続部およびその近傍に少なくとも活性樹脂が硬化されてなる補強樹脂を有することを特徴とする実装構造体。

2

【請求項13】 LSIチップと基板がはんだバンプを介して接続されており、基板面全面または基板とはんだバンプとの接続部にフラックス作用を有する熱硬化性樹脂が硬化されており、LSIチップと基板間にはアンダーフィル樹脂が充填されていることを特徴とする実装構造体。

【請求項14】 LSIチップと基板とがはんだバンプを介して接続され、LSIチップ全面またはLSIチップとはんだバンプ接続部、および、基板面全面または基板とはんだバンプ接続部に活性樹脂が硬化されたり、LSIチップと基板間にはアンダーフィル樹脂が充填されていることを特徴とする実装構造体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、フラックス作用を有する熱硬化性樹脂（以後、活性樹脂と呼ぶ）を用いたはんだバンプ形成方法およびはんだバンプを介したフリップチップ実装方法及びこれらの方法を用いて得られる実装構造体に関する。

## 【0002】

【従来の技術】バンプ形成方法として、ボール搭載方法、はんだペースト印刷方法、めつきや蒸着を行う方法等が知られている。前記したボール搭載方法は、吸着ヘッドにボールを整列させ、ボール先端またはLSI接続面にフラックスを付着させ、LSI電極上に前記フラックスの付着により、はんだボールをフラックスの有する粘着性を利用して搭載した後、リフローを行ってバンプ形成を行う。またははんだペースト印刷方法は、ペースト自身に含まれるフラックスを利用してリフローを行って30 バンプ形成を行う。まためつきや蒸着を行う方法は、めつきや蒸着によりはんだの膜を形成後、フラックスを付けてリフローを行い、球面状にバンプを形成することにより、バンプ形成を行っていた。いずれの場合にも、バンプを形成するにはフラックスが使用され、フラックスを除去する洗浄工程が必要となる。このため、洗浄工数、設備投資などコスト上、問題がある。

【0003】このフラックスには、洗浄が不十分の場合、リフロー後活性剤がLSI等の電子部品に残留し、この残留した活性剤が吸湿すると、そのイオン成分が電気的絶縁性を低下させ、マイグレーション等により製造された電子部品の信頼性を低下させるといった問題を引き起す。公知のフリップチップ実装方法を図10に示す。この図10に示すように、バンプ形成後のLSIチップをプリント基板に位置合わせて搭載後リフローを行い、その後フラックスを洗浄し、アンダーフィル充填を行う。LSIチップ搭載前にバンプ先端または基板にフラックスを付着させた後、はんだ接続を行っていた。この場合も、バンプ形成と同様な問題を有している。特に、LSIの高密度化による狭ピッチ化が進むにつれ、50 バンプ高さを低く、LSIチップ・基板間の隙間をさら

に狭くする傾向があり、従来法と比較してフラックス洗浄が益々困難な状況となってきており、したがって、一層、フラックス残渣が問題となっている。フラックス残渣は、前記したような信頼性の問題を引き起こすだけでなく、アンダーフィル充填をも阻害することとなり、LSI等の組立製品の歩留まりを低下させるという問題がある。

【0004】このため図9に示すようなフラックスを用いずにフリップチップ実装を行う方法として、フラックス作用を有する熱硬化性樹脂を使用する提案がされている。

#### 【0005】

【発明が解決しようとする課題】しかしながら前記した方法では、多数のバンプを持つLSIチップの場合、バンプに囲まれた領域に空気の巻き込みが起きやすく、このためリフロー時の高温により急激に膨張してクラックを形成したり、リフローを行う場合、樹脂の量を厳密に制御しないと、樹脂による浮力でLSIチップが位置ズレを起こすなど、実装プロセス上、問題がある。更に、樹脂に対して、リフロー時の急激な加熱によって樹脂中に含有された水分が爆発的に膨張しクラック等が発生することを防止し、かつリフローに耐えうるような吸湿リフロー耐性を有する要求、および熱応力を緩和するために、シリコンなどの基板と同程度の熱膨張係数の小さい材料を選定することなどが要求されており、フラックス作用との物性の両立が容易でない。

【0006】またFCBGA(フリップチップBGA: flip chip ball grid array)では、LSIを回路基板にバンプ接合によって実装されており、LSIチップにボールを搭載してはんだバンプを形成するとき、また、バンプ形成したLSIをインターポーラ基板に実装するとき、およびLSIをバンプによりインターポーラ基板に実装するときおよび実装されたこのインターポーラ基板を配線基板に実装するとき等の様々な極面において、フラックスを用いて接合している。このときにはんだ材料として高融点Sn/Pbはんだを用いた場合には、リフロー時に高温となるため焼き付いたフラックスが洗浄しきれず、フリップチップ実装後にアンダーフィル樹脂剥離などの不具合を起こすことがある。また、フリップチップ実装の場合、狭い隙間の洗浄を行うために、特別な洗浄装置を導入しており、この特別な洗浄装置を用いても長時間の洗浄を行う必要があるなど問題があり、コストアップの要因ともなっている。また今後、更なる微細ピッチ化が要求され、前記したような洗浄装置を用いたとしても、隙間洗浄による信頼性確保は益々難しくなると予想される。

【0007】このため、フラックスレス化による無洗浄プロセスの早急な開発が求められている。なお、フリップチップ法として、提案されている活性樹脂を予め滴下しておき、フリップチップ実装するような工法は工程が

簡略化できるが、硬化後の樹脂特性がデバイスの電気的信頼性を保証するまでに至っていない。

#### 【0008】

【課題を解決するための手段】請求項1に記載のはんだバンプ形成方法の発明は、活性樹脂を介して電極上にはんだを搭載し、加熱・溶融することによりLSIチップのパッドに接続してはんだバンプを形成することを特徴とする。

【0009】請求項2に記載のはんだバンプ形成方法の10発明は、請求項1において、前記加熱・溶融時に、少なくとも前記活性樹脂の予め成形されたはんだと電極との界面を実質的に当該活性樹脂を排除するようにして接続することを特徴とする。

【0010】請求項3に記載のはんだバンプ形成方法の発明は、請求項1または2において、前記活性樹脂は、前記加熱・溶融により熱硬化可能なことを特徴とする。

【0011】請求項4に記載のはんだバンプ形成方法の20発明は、請求項1～3において、前記活性樹脂は、フラックス作用を有する剤と熱硬化性樹脂とを有することを特徴とする。

【0012】請求項5に記載のフリップチップ実装方法の発明は、活性樹脂をLSIチップのバンプ先端および／または基板のバンプを形成するパッドに少なくとも塗布し、位置合わせて前記LSIチップを搭載し、はんだバンプを加熱・溶解してバンプと基板間を接続した後にアンダーフィル樹脂を充填することを特徴とする。

【0013】請求項6に記載のフリップチップ実装方法の発明は、活性樹脂を予め成形されたはんだおよび／またはLSIチップのバンプ形成パッドに少なくとも塗布し、予め成形されたはんだを搭載し、リフローしてバンプを形成した後、第2の活性樹脂をLSIチップバンプ先端および／または基板のバンプを形成するパッドに少なくとも塗布し、位置合わせてLSIチップを搭載し、はんだバンプを加熱・溶解してバンプと基板とを接続した隙間にアンダーフィル樹脂を充填することを特徴とする。

【0014】請求項7に記載のフリップチップ実装方法の発明は、請求項5または6において、前記活性樹脂は、フラックス作用を有する熱硬化性樹脂であることを40特徴とする。

【0015】請求項8に記載のフリップチップ実装方法の発明は、請求項5～7のいずれか1項において、前記はんだは、はんだボールであることを特徴とする。

【0016】請求項9に記載の実装構造体の発明は、はんだバンプによりフリップチップ実装されたLSIチップの少なくともはんだバンプ接続部およびその近傍に、活性樹脂を用いたことを特徴とする。

【0017】請求項10に記載の実装構造体の発明は、はんだバンプを有するLSIチップの表面に硬化した活性樹脂による保護膜が形成されたことを特徴とする。

【0018】請求項11に記載の実装構造体の発明は、請求項10において、前記実装構造体はチップサイズパッケージであることを特徴とする。

【0019】請求項12に記載の実装構造体の発明は、はんだボールが接続されているLSIパッケージの外部端子用パッドのはんだボール接続部およびその近傍に少なくとも活性樹脂が硬化されてなる補強樹脂を有することを特徴とする。

【0020】請求項13に記載の実装構造体の発明は、LSIチップと基板がはんだバンプを介して接続されており、基板面全面または基板とはんだバンプとの接続部にラックス作用を有する熱硬化性樹脂が硬化されており、その他のLSIチップと基板間はアンダーフィル樹脂が充填されていることを特徴とする。

【0021】請求項14に記載の実装構造体の発明は、LSIチップと基板とがはんだバンプを介して接続され、LSIチップ全面またはLSIチップとはんだバンプ接続部、および、基板面全面または基板とはんだバンプ接続部に活性樹脂が硬化されてなり、LSIチップと基板間にはアンダーフィル樹脂が充填されていることを特徴とする。

#### 【0022】

【発明の実施の形態】本発明は、ラックス作用を有する熱硬化性樹脂を用いたはんだバンプ形成方法およびはんだバンプを介したフリップチップ実装を行う方法及びこれらの方法を用いて得られる実装構造体に関する。すなわち、本発明は、従来のバンプ形成やフリップチップ実装において用いられるラックスに代わり、活性樹脂を用いてはんだ接続する。

【0023】バンプ形成においては、活性樹脂のラックス作用によって、はんだバンプをパッド上に形成し、活性樹脂は除去せず、フリップチップ実装に供する。これによって、洗浄工程を省略し工程を簡略化でき、また、洗浄不良によるラックス残渣による信頼性への影響を防止することができる。更に、硬化した活性樹脂は、バンプの補強やチップ保護の役割を担うことができる。

【0024】フリップチップ実装においては、活性樹脂を用いてLSI・基板間の接続を行い、活性樹脂を残したままアンダーフィル樹脂を充填する。この場合、工程簡略化とラックス残渣の影響防止化が図れるとともに、アンダーフィル樹脂として充填性や信頼性に優れた樹脂を選ぶことができるので、信頼性の高い実装構造体を得ることができる。なお特に明記しない限り、本発明に係る実装構造体には、硬化前の活性樹脂を塗布等した実装構造体も、実装構造体の概念に含まれる。

【0025】通常のはんだ付けに用いられるラックスの主な作用は、化学的作用により、はんだや被はんだ接続面の酸化膜を除去するとともに、これらの表面を被つて再酸化を防止することにある。はんだ付け用ラック

スに使用される樹脂として、従来、ロジン、ロジン変性樹脂、合成樹脂などが用いられていることが知られている。しかしこれら前記樹脂を用いたラックスは、熱硬化性を有する樹脂ではなく、はんだバンプ補強効果やフリップチップ実装体の熱応力緩和効果を有していない。またラックス中に含まれる活性剤として、アミン系ハロゲン塩、有機酸等が用いられているが、これらの活性剤が含まれたラックスを洗浄した後に活性剤の残渣があると、吸湿等により活性剤がイオン化し、電気的絶縁性が阻害されてマイグレーションを引き起す。

【0026】一方、活性樹脂（ラックス作用を有する熱硬化性樹脂）は、基材となる熱硬化性樹脂にラックス効果を有する剤を添加した構成となっており、はんだおよび被はんだ接続面の酸化膜を除去する作用を持つ。

【0027】すなわち、はんだ接続での硬化前の加熱状態において、ラックス作用を有する剤が作用し、はんだおよび被はんだ接続面の酸化膜が除去される。酸化膜が除去されたこれら表面は上記活性樹脂に被われており、再酸化が防止される。活性樹脂は、硬化後は基材樹脂と結合（基材樹脂と密着）することにより化学的に安定となり、十分な電気的絶縁性を有する。活性樹脂の構成としては、硬化性を有する剤にラックス作用を有する化学基を持たせた化合物を含み、このような性質を持つ樹脂は、本発明で使用される活性樹脂に含まれる。熱硬化性樹脂としては、エポキシ、ポリエステル（不飽和ポリエステル、不飽和ポリエステルと活性水素基を有する化合物の組合せなど）、アクリレート（（メタ）アクリロキシプロピルポリシロキサンなどのシリコンアクリレート、エポキシアクリレートを含む）などが挙げられ、熱硬化時に前記した熱硬化性樹脂と反応して硬化を促進する促進剤、および／または硬化剤（加熱によって硬化するためのラジカル等が発生するラジカル開始剤、アニオン開始剤またはカチオン開始剤）等を有している。なおα-シアノアクリレートなどの常温で硬化する接着剤等を用いることもできる。前記熱硬化性樹脂、促進剤、硬化剤および開始剤等は、2種以上、組合せて用いることができる。

【0028】また前記ラックス作用を有する剤は、（メタ）アクリル酸、マレイン酸などの不飽和酸、蔥酸、マロン酸などの有機二酸、クエン酸などの有機酸をはじめ、炭化水素の側鎖に、ハロゲン基、水酸基、ニトロ基、ベンジル基、カルボキシル基等を少なくとも1つ以上有しており、このラックス作用を有する剤によって、酸化膜を除去することができる。ラックス作用を有する剤として、（メタ）アリルアルコールなどの不飽和アルコールも含まれる。さらに、ラックス作用を有する剤として、トリメリット酸、テトラメリット酸および一般的に知られているキレート剤を用いることもできる。このような前記ラックス作用を有する剤は、二種以上組合せて用いることができる。なお、ラックス

40

40

40

50

には、公知のゲル化剤を含むこともできる。以下、本発明に係るはんだバンプ形成方法等について、実施例を挙げてさらに詳細に説明するが、本発明は、これら実施例に拘束されて解釈されるものではない。

【0029】<実施例1>図1～3を参照しつつ、まず説明する。図1～3に、LSIチップにはんだボールを搭載してバンプを形成した時の例を示す。図1に示すように、まずLSIの電極配置と同一位置パターンで、たとえば直径dを0.15mmとしたはんだボール3を、ボールマウンタヘッド4上の吸着穴に配列させる。本実施例では、はんだボールは、Sn/Pb共晶を用いた。次に、フラットなプレート2に活性樹脂1をスクリーン印刷により供給し、先程配列させたボールに所定の荷重で押し付け、ボール表面に活性樹脂1を、図1に示すようにして付着させた。ここで活性樹脂印刷の厚さtは、0.04mmとした。

【0030】本実施例では、はんだバンプの材質をSn/Pb共晶はんだにより形成した例を挙げたが、バンプ材質はこのようなSn/Pb共晶はんだに限定されず、たとえばSn/Pb(共晶を除く)、Sn/Ag、Sn/Cu、Sn/Sb、Sn/Zn、Sn/Biおよびこれら前記した材料に特定の添加元素をさらに加えた材料を挙げることができ、これらが適宜用いられる。

【0031】また活性樹脂はスクリーン印刷等の塗布法によって、LSI全面または特定の部分、たとえばパッド部分のみに塗布するようにすることができる。本実施例では、前記したような塗布法が用いられているが、本発明では、このようなスクリーン印刷等の塗布法に限定されない。たとえば、スキーズによる塗布法、スピンドルコティング等による塗布法を採用することもできる。また、はんだボールにのみコートすることのできるピンコートによる塗布法などを採用することもできる。さらに本発明では、板に膜状に活性樹脂をゲル化剤等を含有させてゲル状としてこれをはんだボールに転写する塗布方法も採用可能である。

【0032】次に図2に示すように、LSI上の電極と、はんだボールとの位置合わせを行い、所定の荷重を印加することによりボール3をLSIチップ5上に押し付け、活性樹脂1の粘着性を利用することにより仮固定する。本実施例において、LSIのパッドは0.25mmピッチで格子状に並んだCuパッドを採用した。しかしながらLSIのパッド表面は、Cuに限定されない。たとえばパッドは、Niとその上に薄いAuを形成したものを採用することもできる。

【0033】次に図3に示すように、仮固定したLSIチップをリフロー炉に通し、加熱・溶融してはんだを活性樹脂1のフラックス作用を適宜利用することによってLSI電極に接続し、LSIへのはんだボール付け(バンプ形成)が完了する。この際に、LSI電極とはんだボールとは、電気的に導通し、実質的に、LSI電極と

バンプとの界面は硬化した活性樹脂が残存することがなく、これによって導通不良となる虞がない。

【0034】リフロー後は、必要に応じ更に熱硬化(後硬化)を行い、活性樹脂を十分に後硬化させる。これによりLSIチップは化学的に安定な硬化した活性樹脂が残り、この前記硬化によって活性樹脂はフラックス作用を有する剤は実質的に移動することが無くなりフラックス作用を失うので、通常のはんだ付け用フラックスのように洗浄する必要はなくなり、後工程のフリップチップ実装に供することができた。なお本発明では、ボール先端部近傍のみでなく、たとえばボール全体に活性樹脂を塗布するようにしたときは、活性樹脂の硬化後等に、機械的研磨等により、活性樹脂を除去することもできる。またボール先端部に薄く硬化した活性樹脂が付着している場合には、プラズマアッシング、プラッシング等により、硬化した活性樹脂を除去することもできる。

【0035】また本発明に使用される活性樹脂は、バンプ接続の強度に関し、強度補強効果を同時に担うことができる。さらに、印刷法などの塗布法を採用して全面に塗布しておけば、活性樹脂を保護樹脂としての役割も担うことができる。

【0036】<実施例2>図4～6を参照して、エリアに配列されたCuパッド上にバンプ形成したLSIを、同一配列位置にCuパッドを形成したプリント配線板上に実装する時の実施例について説明する。

【0037】図4に示すように、LSIチップは実施例1でバンプ形成したもの用いた。マウンタヘッドにLSIチップ5を吸着固定し、実施例1と同様な方法でバンプ表面に活性樹脂1を付着させた。次に、プリント配線板8上の電極9とバンプを位置合わせを行い、所定の荷重で押し付けて仮固定した。LSIチップは、通常のフラックスを用いてボール搭載/洗浄して共晶はんだバンプ形成したものを用いることができる。配線板の電極パッドに、Sn/Pb共晶はんだ等をプリコートしておいてもよい。また活性樹脂の供給方法として、スクリーン印刷により配線板8全面に塗布することもできる。

【0038】図5に示すように、仮固定したLSIチップをリフロー炉に通し、はんだバンプを溶融し、活性樹脂のフラックス作用で配線板8にフリップチップを接続する。活性樹脂は、仮固定などの目的でプレ硬化(プレキュア)を行った後に、後硬化を十分に行うことができる。リフローは、パルスヒートマウンタを用いて、搭載と同時にを行うこともできる。

【0039】また活性樹脂が、速硬性の場合には、すぐにアンダーフィル充填を行うことができる、さらに、流動しない程度にプレキュアしておき、図6に示すように、アンダーフィル樹脂と同時に硬化させるようにしてよい。接続したLSIチップと配線板は、洗浄することなくアンダーフィル樹脂充填を行う。ホットプレートで数十度まで昇温し、ディスペンサ10でLSIチップ

側部からアンダーフィル樹脂11を供給するが、この際、毛細管現象によりアンダーフィル樹脂11を濡れ広がらせて充填する。本発明では、アンダーフィル樹脂を、このように毛細管現象により充填しているため、空気巻き込みによるボイド発生の虞がない。

【0040】アンダーフィル樹脂は、従来公知のものを用いれば、信頼性を容易に保証することができるが、アンダーフィル樹脂として、図8に示すように、活性樹脂を用いることもできる。

【0041】<実施例3>前記した実施例1、実施例2に記載された方法により、バンプ形成からLSIの配線板への実装まで一貫してフラックスを用いず活性樹脂を用いてフリップチップを製作した。この場合に、バンプ用とフリップチップ実装用の活性樹脂は異なっていてもよい。例えば、PbリッチのSn/Pb高融点はんだバンプを形成し、配線板との接続をSn/Pb共晶はんだで行う場合、バンプ形成用の活性樹脂は耐熱性のある活性樹脂を用いて高温で硬化させ、また接続用の活性樹脂は比較的低温で硬化することのできる活性樹脂を用いるようにするなど、適宜選択可能である。

【0042】また活性樹脂をLSI表面全面に塗布し、バンプ形成後硬化させ、硬化させた活性樹脂を表面保護膜として含む、はんだバンプを有するLSIチップとすることができる。はんだバンプを格子状に配置するため再配線層を形成する場合を含め、ペアチップあるいはそれに近い状態のLSIチップは破損しやすい。このため、ハンドリング時のチップ欠け等を未然に防止するような保護膜を有する実装構造体として用いることができる(図7参照)。

【0043】本実施例は、ウェハーレベルCSP(チップサイズパッケージ)に適用することもできる。すなわち回路形成後のLSIウェハー上に、めっきや蒸着で形成したはんだ層を形成し、この上に活性樹脂を付けてはんだを加熱溶融し、はんだを球面状にするとともに活性樹脂を硬化させて表面保護膜とし、最後にダイシングしてチップサイズのパッケージとすることができる。

【0044】また前記した実施例1で示すバンプ形成方法と同様な方法により、ボールグリッドアレイ型半導体パッケージの外部端子用はんだボール接続に使用することもできる。本発明では、プリント基板に実装後、熱応力によりはんだ付け根にクラックが入ることを防止できるが、このような方法を用いれば、微細ピッチのCSP等に特に有効である。

#### 【0045】

【発明の効果】 フラックスを使用せずフラックス作用を有する活性樹脂を用いるため、フラックスの洗浄工程を省略することができる。このため、工程を簡略化でき、設備投資の軽減およびPKG組立コストを低減できる。また本発明では、長期信頼性を下げる主要因の一つであるフラックス残渣が無いことから、信頼性向上を実現で

きる。活性樹脂を補強あるいは保護樹脂とすることがができるので、ハンドリング時や実装時にトラブルを起こしにくいため、特にバンプ形成を好適に行うことができる。

【0046】またフリップチップ実装においては、後から樹脂を充填する為、樹脂量の厳密な管理が必要でなく、本発明においては、毛管現象を利用して樹脂を充填しているため搭載時の空気の巻き込みによるはんだのボイド発生がなく、良好な実装歩留まりを得ることができる。アンダーフィル剤を目的に応じて適宜選択可能であり、信頼性の高い樹脂をアンダーフィル樹脂として選定することができ、しかもこのアンダーフィル剤として、活性樹脂を用いることも可能である。

#### 【図面の簡単な説明】

【図1】LSIチップにはんだボールを搭載してバンプを形成した時の例を示す図であり、活性樹脂を供給したプレート上に、マウンタヘッドにより吸着して配列させたはんだボールを活性樹脂上に所定の荷重で押し付けるところを表す図である。

【図2】LSIチップにはんだボールを搭載してバンプを形成した時の例を示す図であり、図1に示すようにしてはんだボールに活性樹脂を付着させたはんだボールと、LSI上の電極とを位置合わせしたところを示す図である。

【図3】LSIチップにはんだボールを搭載してバンプを形成した時の例を示す図であり、図2のようにしてLSI上に位置合わせしたはんだボールを借り接着させた後、リフロー炉に通してはんだをLSI電極に接続してバンプ形成が完了した図である。

【図4】エリアに配列されたCuパッド上にバンプ形成したLSIを、同一配列位置にCuパッドを形成したプリント配線板上に実装することを示す図であり、図3に示すバンプ形成したものを用いてバンプの活性樹脂が付着していない基板電極と接触する略球状面の上に、活性樹脂を実施例1同様にして塗布して、はんだバンプが形成されたLSIと対向させてプリント配線板の基板電極を位置合わせしたことを表す図である。

【図5】エリアに配列されたCuパッド上にバンプ形成したLSIを、同一配列位置にCuパッドを形成したプリント配線板上に実装することを示す図であり、図4のようにしてはんだバンプが形成されたLSIと対向させてプリント配線板の基板電極を位置合わせした配線板をリフロー炉に通してフリップチップを接続したことを示す図である。

【図6】エリアに配列されたCuパッド上にバンプ形成したLSIを、同一配列位置にCuパッドを形成したプリント配線板上に実装することを示す図であり、図5に示すようにして接続したLSIと配線板の隙間にディスペンサ等によりアンダーフィル樹脂を充填することを示した図である。

【図7】ペアチップあるいはそれに近いLSIチップのハンドリング時等の破損等を未然に防止するように、活性樹脂を保護膜として用いた例を示す図である。

【図8】活性樹脂をアンダーフィル樹脂として用いた例を示す図である。

【図9】フラックス効果を有する熱硬化性樹脂をフリップチップ実装に応用した従来例を示す図である。

【図10】従来のフリップチップ実装方法を示す図である。

【符号の説明】

1、1a、1b 活性樹脂

2 プレート

3 はんだボール

3b はんだバンプ

4 ボールマウンタヘッド

5 LSI

6 LSI電極

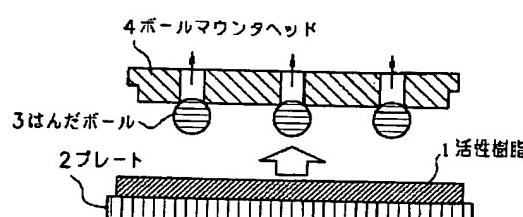
7 マウンタヘッド

8 プリント配線板

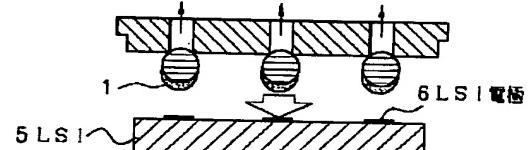
9 基板電極

10 11 アンダーフィル樹脂

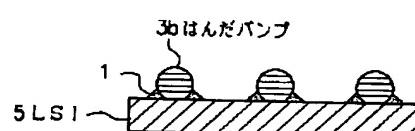
【図1】



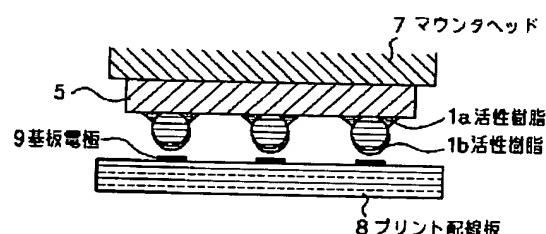
【図2】



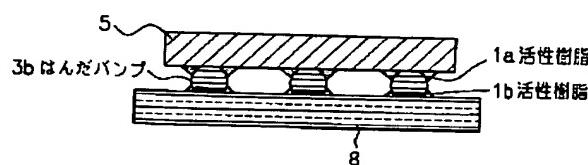
【図3】



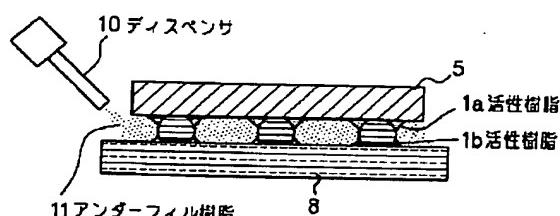
【図4】



【図5】



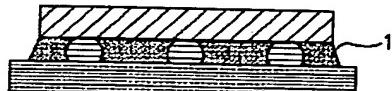
【図6】



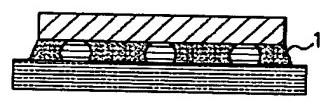
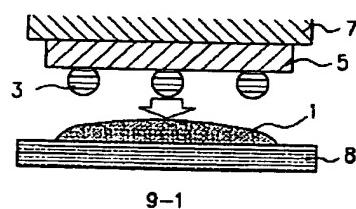
【図7】



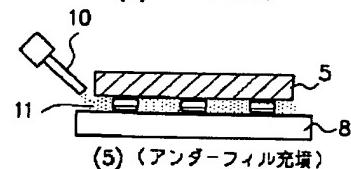
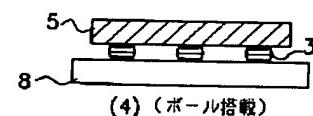
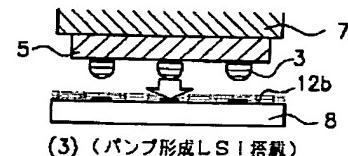
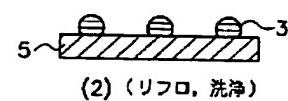
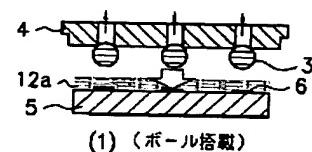
【図8】



【図9】



【図10】




---

フロントページの続き

(51) Int. Cl. 7  
H 01 L 23/12  
H 05 K 3/34  
// B 23 K 101:42

識別記号  
503

F I  
B 23 K 101:42  
H 01 L 21/92  
23/12

テーマコード (参考)  
604 H  
L